

Esercizio su Rete Ritardatrice e Progetto Indiretto di Regolatore Digitale

Viene assegnato un modello di sistema dinamico descritto dalla seguente funzione di trasferimento:

$$G(s) = \frac{1}{s(s+5)^2}$$

e si chiede di progettare una *rete correttrice di tipo ritardatrice* affinché vengano soddisfatte le seguenti specifiche su sovraelongazione $S\%$ e tempo di assestamento T_a :

$$\begin{cases} S\% \leq 1\% \quad (\delta \geq 0.85) \\ T_a \leq 2.5s \end{cases}$$

In particolare, si provino due reti correttrici $R_1(s)$ e $R_2(s)$ definite dalle seguenti funzioni di trasferimento:

$$R_1(s) = K_1 \frac{1 + s/4.8}{1 + s/4.5} \quad \text{e} \quad R_2(s) = K_2 \frac{1 + s/9}{1 + s/8}$$

Si determinino quindi i valori di K_1 e K_2 per soddisfare le specifiche richieste sulla risposta al gradino di riferimento unitario, e di scelga la rete correttrice che permette di ottenere la risposta qualitativamente più “veloce”.

Si determini successivamente il tempo di campionamento T più opportuno e si discretizzi la rete correttrice più “veloce” secondo il metodo di Tustin. Si valuti se sia necessario eventualmente modificare il guadagno del regolatore a tempo discreto per ottenere il soddisfacimento delle specifiche formulate sopra.

Si disegnino infine gli schemi di controllo in Simulink del sistema non compensato in retroazione unitaria, del sistema compensato dai regolatori, e gli schemi dei sistemi equivalenti a tempo discreto.